

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-163401

(43)公開日 平成10年(1998)6月19日

(51) Int.Cl.⁶
H 01 L 23/50
23/28

識別記号

F I
H 01 L 23/50
23/28

H
U
A

審査請求 未請求 請求項の数3 O.L (全 6 頁)

(21)出願番号 特願平8-323678
(22)出願日 平成8年(1996)12月4日

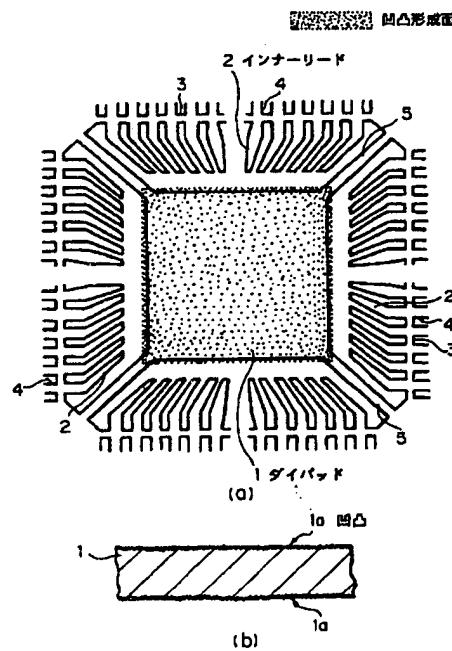
(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 村山 敏宏
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(74)代理人 弁理士 船橋 國則

(54)【発明の名称】 リードフレーム、半導体パッケージ及び半導体パッケージの製造方法

(57)【要約】

【課題】 生産性を低下させずに、耐パッケージクラック性を向上させる。

【解決手段】 半導体素子を搭載するためのダイパッド1と、このダイパッド1の周囲に配列されたインナーリード2とを備えたリードフレームに対し、ダイパッド1の表裏面に粗面処理によって微小な凹凸1aを形成し、これを用いた半導体パッケージにて、ダイパッド1と素子固定用のダイボンド材との接着力を高めるとともに、ダイパッド1と樹脂封止用のモールド樹脂との接着力を高めた。



本発明に係るリードフレームの一実施形態を説明する図

【特許請求の範囲】

【請求項1】 半導体素子を搭載するためのダイパッドと、このダイパッドの周囲に配列されたインナーリードとを備えたリードフレームにおいて、前記ダイパッド及び前記インナーリードのうち、少なくとも前記ダイパッドの表裏面に微小な凹凸を形成してなることを特徴とするリードフレーム。

【請求項2】 ダイパッド上に搭載された半導体素子と、この半導体素子に電気的に接続されたインナーリードと、前記ダイパッド、前記インナーリード及び前記半導体素子を一体的に封止するモールド樹脂とを備えた半導体パッケージにおいて、

前記ダイパッド及び前記インナーリードのうち、少なくとも前記ダイパッドの表裏面に微小な凹凸を形成してなることを特徴とする半導体パッケージ。

【請求項3】 リードフレームの形状加工によって形成されたダイパッド及びインナーリードのうち、少なくとも前記ダイパッドに粗面処理を施し、

その後、前記ダイパッドに半導体素子を搭載するとともに、前記ダイパッド、前記インナーリード及び前記半導体素子をモールド樹脂にて一体的に封止することを特徴とする半導体パッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、リードフレームとこれを用いた樹脂封止型の半導体パッケージ、及びその半導体パッケージの製造方法に関するものである。

【0002】

【従来の技術】一般に、樹脂封止型の半導体パッケージでは、パッケージの小型・薄型化による高密度実装の必要性から、それまでの挿入実装タイプから表面実装タイプへと移行している。ところが、表面実装の導入に伴い、リフロー中の熱応力に起因したパッケージクラックの発生が大きな問題となっている。このパッケージクラックの発生メカニズムを図5を用いて説明する。先ず、図5に示したパッケージ構造では、半導体素子51をリードフレームのダイパッド52上に搭載し、その周囲に複数のインナーリード53を配列している。また、ダイパッド52に対してはダイボンド材54を用いて半導体素子51を固定している。そして、これら全体をモールド樹脂55により一体的に封止している。

【0003】こうしたパッケージ構造では、パッケージ表面からパッケージ内部へと水分が入り込み、これがパッケージ全体に拡散していく。一方、パッケージを構成している半導体素子51、ダイパッド52、モールド樹脂55等の部品はそれぞれ異なった熱膨張係数を有し、しかもこれらの部品が互いに貼り合わされているため、半田リフロー時の熱で互いの界面に応力が生じとともに、パッケージ中に吸湿した水分が急激に気化する。そうすると、パッケージ内部で接着力の最も低い界面(一

般的にはダイパッド／モールド樹脂の界面)が剥離し、その剥離面への水蒸気圧の印加でパッケージが膨張し、遂にはモールド樹脂55にクラック56が発生する。ちなみに、ダイパッド／モールド樹脂の界面に次いで接着力の低い界面は、半導体素子／ダイパッドの界面といわれている。

【0004】また、一連のパッケージ製造に際しては、さまざまな熱履歴を受けるため、これによってリードフレーム材料が酸化し、フレーム表面状態に大きなバラツキが生じる。特に、リードフレーム材料として銅合金系を用いると酸化しやすくなるため、どうしてもフレーム表面の酸化膜が厚くなり、モールド樹脂55との接着性が低下してしまう。さらに、ダイボンド材54についても、その硬化時に発生する有機物の付着等によってリードフレーム(ダイパッド52)の裏面(素子搭載面と反対側の面)が汚染され、リードフレームとモールド樹脂55との接着力の低下を招く。

【0005】そこで従来においては、パッケージクラックの防止策として以下のような二つの提案がなされている。一つは、図6に示すようにダイパッド52の裏面にディンプル57(又は溝)を形成しておき、図7に示す最終パッケージ形態でディンプル57にモールド樹脂55が埋め込まれることで、ダイパッド52とモールド樹脂55との接着力を高めたものである。もう一つは、図8に示すようにリードフレームのダイパッド52に貫通孔58を形成しておき、図9に示す最終パッケージ形態でダイパッド52の貫通孔58にモールド樹脂55が埋め込まれることで、ダイパッド52とモールド樹脂55との接着力を高めたものである。

【0006】

【発明が解決しようとする課題】しかしながら上記従来のクラック防止策には以下のような問題があった。すなわち、前者の場合は、ダイパッド52の裏面にディンプル57を形成するにあたってハーフエッチング加工が必要となるため、ディンプル57の形状、特に深さの制御が難しいという問題があった。また、ディンプル57の加工対象面がダイパッド52の片面に限定されることから、半導体素子51とダイパッド52との界面剥離によるクラック発生までは防止することができなかった。さらに、リードフレームの形状加工がエッチング法に限定されるため、生産性が低下するという問題もあった。

【0007】一方、後者の場合は、ダイパッド52に貫通孔58を形成したことで、半導体素子51の裏面の一部が直にモールド樹脂55に接するようになるため、貫通孔58を通して図10に示すように半導体素子51／ダイパッド52間のダイボンド材54に水分が浸透して接着力が低下し、半導体素子51とダイパッド52の界面を起点とするパッケージクラック56が発生するという問題があった。

【0008】

【課題を解決するための手段】本発明に係るリードフレームは、半導体素子を搭載するためのダイパッドと、このダイパッドの周囲に配列されたインナーリードとを備えたもので、ダイパッド及びインナーリードのうち、少なくともダイパッドの表裏面に微小な凹凸を形成した構成となっている。

【0009】このリードフレームにおいては、ダイパッド及びインナーリードのうち、少なくともダイパッドの表裏面に微小な凹凸を形成しているので、これに伴う接着面積の拡大やアンカー効果により、ダイパッドの表面にダイボンド材を介して半導体素子を搭載するにあたっては、ダイパッドとダイボンド材との間に高い接着力が得られ、樹脂封止に際してはダイパッドとモールド樹脂との間に高い接着力が得られる。

【0010】本発明に係る半導体パッケージは、ダイパッド上に搭載された半導体素子と、この半導体素子に電気的に接続されたインナーリードと、これらのダイパッド、インナーリード及び半導体素子を一体的に封止するモールド樹脂とを備えたもので、ダイパッド及びインナーリードのうち、少なくともダイパッドの表裏面に微小な凹凸を形成した構成となっている。

【0011】この半導体パッケージにおいては、モールド樹脂によって封止されたダイパッド及びインナーリードのうち、少なくともダイパッドの表裏面に微小な凹凸を形成しているので、これに伴う接着面積の拡大やアンカー効果により、ダイパッドと素子固定用のダイボンド材との間に高い接着力が得られ、さらにダイパッドとモールド樹脂との間に高い接着力が得られる。

【0012】本発明に係る半導体パッケージの製造方法は、リードフレームの形状加工によって形成されたダイパッド及びインナーリードのうち、少なくともダイパッドに粗面処理を施し、その後、ダイパッドに半導体素子を搭載するとともに、これらのダイパッド、インナーリード及び半導体素子をモールド樹脂にて一体的に封止するようにしたものである。

【0013】この半導体パッケージの製造方法においては、リードフレームの形状加工によりダイパッド及びインナーリードを形成したうえで、少なくともダイパッドに粗面処理を施すことから、リードフレームの形状加工がエッチング法、プレス法のいずれかに限定されることがなくなる。また、上述のように粗面処理を施することでダイパッドの表裏面に微小な凹凸が形成されるため、これに伴う接着面積の拡大やアンカー効果により、ダイパッドにダイボンド材を介して半導体素子を搭載した際には、ダイパッドとダイボンド材との間に高い接着力が得られ、さらにダイパッド、インナーリード及び半導体素子をモールド樹脂で一体的に封止した際には、ダイパッドとモールド樹脂との間に高い接着力が得られる。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について

て図面を参照しつつ詳細に説明する。図1は本発明に係るリードフレームの一実施形態を説明する図であり、図中(a)はその要部平面図、(b)はその一部を拡大した断面図である。図示したリードフレームは、半導体素子を搭載するためのダイパッド1と、このダイパッド1の周囲に配列された複数のインナーリード2と、これらのインナーリード2を連結するタイバー3と、各々のインナーリード2から一体に延出したアウターリード4とを備えている。ダイパッド1は平面視四角形をなすもので、その四隅からはそれぞれ吊りリード5が延出している。各々の吊りリード5の延出端はいずれもフレーム本体につながっており、これによってダイパッド1が吊りリード5を介してフレーム本体に支持されている。

【0015】ここで本実施形態のリードフレームでは、タイバー3よりも内側の領域を樹脂封止領域としている。そして、樹脂封止領域の中央に位置するダイパッド1の表裏面に図1(b)に示すように微小な凹凸1aを形成し、これによってダイパッド1の表裏面を微視的にザラザラの状態にしてある。具体的には、ダイパッド1の表裏面を中心線平均粗さでRa=0.1~0.6μm程度としている。

【0016】このリードフレームを含めた一連のパッケージ製造にあたっては、ベースとなる長尺状の金属フレームにエッチング法又はプレス法によって形状加工を施し、これによって上述のダイパッド1、インナーリード2、タイバー3、アウターリード4、吊りリード5等を形成する。その後、フレーム表面のメッキ処理に先立って、又はメッキ処理後に、リードフレームの所定領域をマスクし、これによってダイパッド1の部分だけを外部に露出させる。そして、この状態の下で、物理的な処理(例えば、液体ホーニング法等)又は化学的な処理(例えば、電解析出法等)によりダイパッド1の表裏面に粗面処理を施し、これによってダイパッド1の表裏面に微小な凹凸を形成する。この粗面処理にあたっては、上記マスクの開口径をダイパッド1の外形寸法よりも若干大きめに設定することで、ダイパッド1の表裏面だけでなく、ダイパッド1の側面にも微小な凹凸を形成することができる。

【0017】こうしてダイパッド1の表裏面を粗くしたリードフレームを作製したら、その後のダイボンディング工程では、ダイパッド1の表面にダイボンド材7(図3参照)を塗布し、その上から図2に示すように半導体素子6を載せて、ダイパッド1上に半導体素子6を固定する。このとき、ダイパッド1の表面には上述の粗面処理によって微小な凹凸が形成されていることから、ダイパッド1とダイボンド材7(図3)との接着面積の拡大や微小凹凸によるアンカ効果により、ダイパッド1とダイボンド材7との間に強い接着力が得られる。

【0018】次に、ダイパッド1上の半導体素子6と、その周囲に配列されたインナーリード2とを図示せぬ

イヤで電気的に接続し、これによって得られたワイヤボンディング済のリードフレームを樹脂封止工程に送る。この樹脂封止工程では、トランスファモールド等の封止技術を用いて、図3に示すように、ダイパッド1、インナーリード2及び半導体素子6をモールド樹脂8によって一体的に封止する。このとき、ダイパッド1の裏面に上述の粗面処理によって微小な凹凸が形成されていることから、上記同様の理由、すなわちダイパッド1とモールド樹脂8との接着面積の拡大や微小凹凸によるアンカ効果により、ダイパッド1とモールド樹脂8との間に強い接着力が得られる。

【0019】このようにして得られた半導体パッケージにおいては、ダイパッド1の表裏面に対してダイボンド材7及びモールド樹脂8が強固に接着されているため、それぞれの界面での剥離強度が格段に向上したものとなる。したがって、表面実装時の半田リフローにおいても、ダイパッド1の表裏面における界面剥離やこれに伴うパッケージクラックを効果的に防止することができる。また、上述のようにダイパッド1の側面にも粗面処理による微小な凹凸を形成することで、より効果的にパッケージクラックを防止することができる。さらに、一連のパッケージ製造にあたっては、リードフレームの形状加工がエッチング法に限定されず、量産性に優れたプレス法を採用できるようになるため、従来のように生産性の低下を招くことなく、パッケージクラックの発生を抑えることが可能となる。

【0020】なお、上記実施形態においては、半導体素子6が搭載されるダイパッド1だけを対象に粗面処理を施して微小な凹凸を形成するようにしたが、これ以外にも図4(a)に示すように、ダイパッド1の表裏面に加えて、その周囲に配列されるインナーリード2の表裏面に微小な凹凸を形成するようにしてもよい。この場合、ダイパッド1の表面に半導体素子6を搭載し、さらに図4(b)に示すようにダイパッド1、インナーリード2及び半導体素子6をモールド樹脂8で一体的に封止することで、インナーリード2とモールド樹脂8との接着力を高めることができる。これにより、インナーリード2とモールド樹脂8の界面剥離についても効果的に防止することができる。

【0021】また、この場合のパッケージ製造にあたっては、リードフレームの形状加工後にダイパッド1とインナーリード2を除くフレーム部分をマスクし、この状態で粗面処理を施すことにより、ダイパッド1及びインナーリード2の表裏面に同時に微小凹凸を形成することができる。その際、リードフレームをマスクせずその全面に粗面処理を施すことも可能であるが、そうした場合は粗立上の不具合、例えば樹脂封止工程で成型金型によるモールディング後にリードフレームとランナーの接着力が高くなり、ランナーを取り除く際にリードフレームを変形させてしまったり、モールディング装置の稼働を

停止させてしまうなどの不具合を招く。したがって、こうした不具合を回避するためにも、粗面処理を施す範囲をタイバー3よりも内側の樹脂封止領域内に限定することが必要となる。

【0022】さらに近年においては、半導体素子6の小型化に伴ってインナーリード2が微細化の傾向にあるため、上述の粗面処理によってインナーリード2の寸法安定性が損なわれるような場合には、先述の実施形態のようにダイパッド1の表裏面にのみ粗面処理を施すことが有効となる。

【0023】

【発明の効果】以上説明したように本発明に係るリードフレームによれば、ダイパッド及びインナーリードのうち、少なくともダイパッドの表裏面に微小な凹凸を形成した構成となっているので、ダイパッドの表面にダイボンド材を介して半導体素子を搭載するにあたっては、ダイパッドとダイボンド材との間に高い接着力を得ることが可能となり、また樹脂封止に際してはダイパッドとモールド樹脂との間に高い接着力を得ることが可能となる。

【0024】また本発明に係る半導体パッケージによれば、モールド樹脂によって封止されたダイパッド及びインナーリードのうち、少なくともダイパッドの表裏面に微小な凹凸を形成した構成となっているので、ダイパッドと素子固定用のダイボンド材との間に高い接着力を得ることができ、さらにダイパッドとモールド樹脂との間にも高い接着力を得ることができる。これにより、ダイパッドの表裏面にわたって熱応力による界面剥離やこれに伴うパッケージクラックを効果的に防止することができるため、表面実装タイプの樹脂封止型半導体パッケージの信頼性を向上させることができる。

【0025】さらに本発明に係る半導体パッケージの製造方法によれば、リードフレームの形状加工によりダイパッド及びインナーリードを形成したうえで粗面処理を施すことから、リードフレームの形状加工として量産性に優れたプレス法を採用することができる。また、少なくともダイパッドの表裏面に粗面処理を施し、これによってダイパッドの表裏面に微小な凹凸を形成することで、上記同様にダイパッドとダイボンド材との間に高い接着力を得ることができ、さらにダイパッドとモールド樹脂との間にも高い接着力を得ることができる。これにより、一連のパッケージ製造において、生産性を低下させることなく、半導体パッケージの耐クラック性を向上させることができる。

【図面の簡単な説明】

【図1】本発明に係るリードフレームの一実施形態を説明する図である。

【図2】実施形態におけるパッケージ製造方法を説明する図である。

【図3】実施形態におけるパッケージ構造を説明する図

である。

【図4】本発明の他の実施形態を説明する図である。

【図5】パッケージクラックの発生メカニズムを説明するための図である。

【図6】従来のリードフレーム構造の一例を説明する図である。

【図7】従来のパッケージ構造の一例を説明する図である。

【図8】従来のリードフレーム構造の他の例を説明する

図である。

【図9】従来のパッケージ構造の他の例を説明する図である。

【図10】従来の課題を説明する図である。

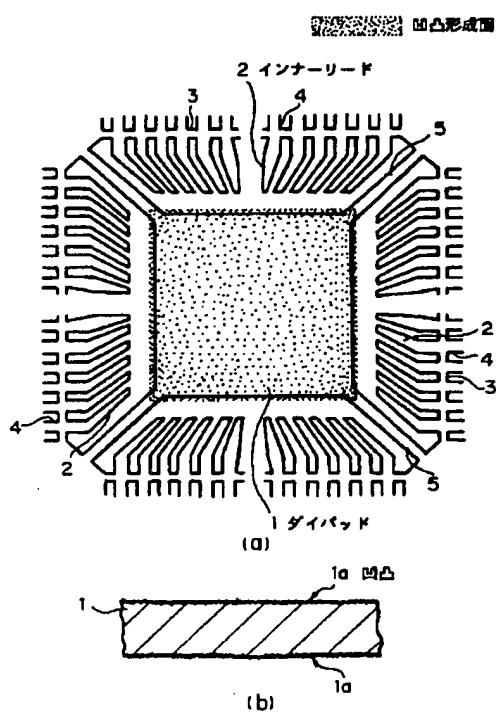
【符号の説明】

1 ダイパッド 1a 凹凸 2 インナーリード

6 半導体素子

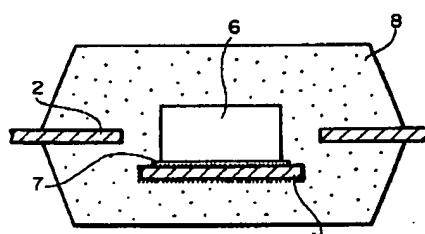
7 ダイボンド材 8 モールド樹脂

【図1】



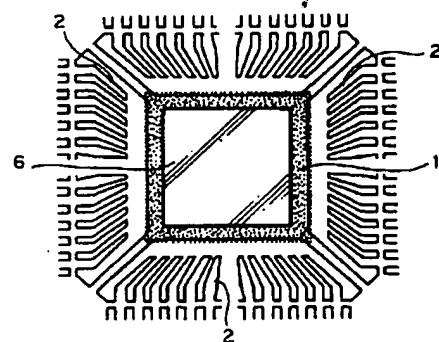
本発明に係るリードフレームの一実施形態を説明する図

【図3】



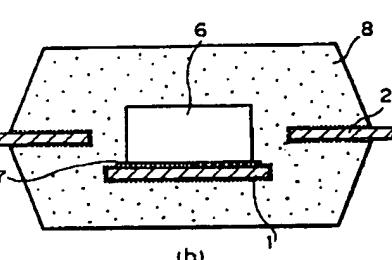
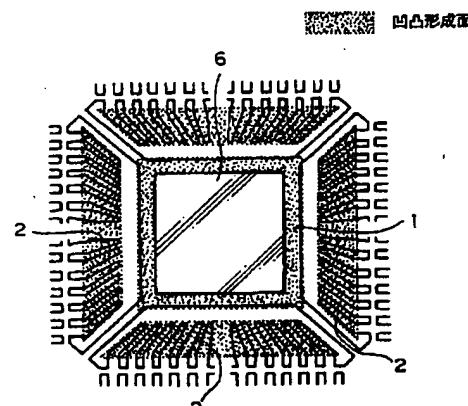
実施形態でのパッケージ構造を説明する図

【図2】



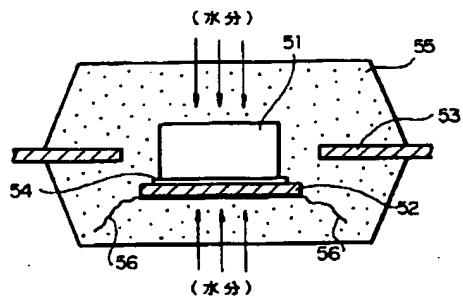
実施形態でのパッケージ製造方法を説明する図

【図4】



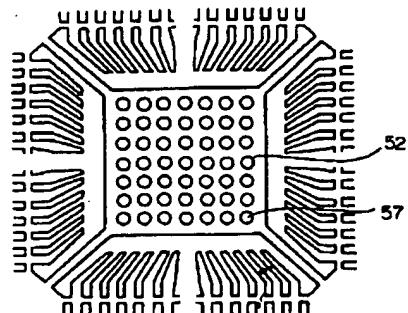
本発明の他の実施形態を説明する図

【図5】



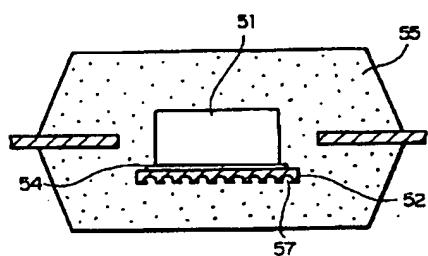
パッケージクラックの発生メカニズムを説明する図

【図6】



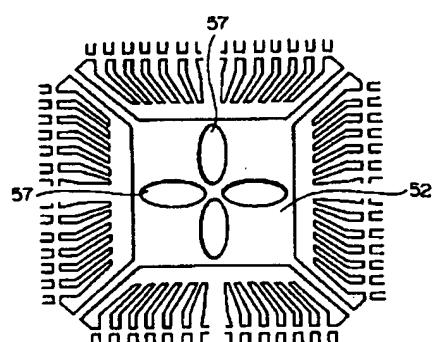
従来のリードフレーム構造の一例を示す図

【図7】



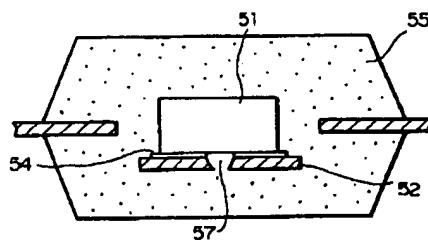
従来のパッケージ構造の一例を示す図

【図8】



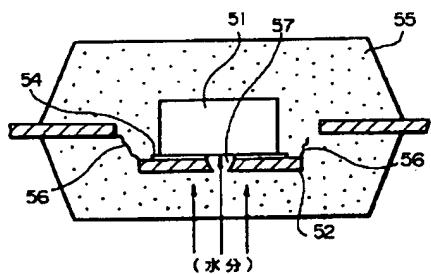
従来のリードフレーム構造の他の例を示す図

【図9】



従来のパッケージ構造の他の例を示す図

【図10】



従来の課題を説明する図

Abstract of Japanese Patent Office Gazette

No. S63-067762

LEAD FRAME FOR RESIN SEALED SEMICONDUCTOR DEVICE

Inventor: Hamano Seiji

Applicant: Fujitsu Ltd.

Filed: Sept. 9, 1986

Disclosed: Mar. 26, 1988

EMBODIMENT: Fig.4 shows a cross sectional side view of a lead frame for a resin sealed semiconductor device wherein an integrated circuited semiconductor chip 6 is fixed (chip bonded) to a chip pad 2, connected (wire bonded) to the tip of an inner lead 3 with a wire 7, and sealed (resin formed) with a sealing resin 8. After resin forming, an exposed surface of the lead frame is plated, unnecessary portions such as tie bar 5 and peripheries of a metal stripe 1 are trimmed, and an outer lead 4 is formed into a given shape.

Since the sealing resin 8 seals inside from the inner lead 3, the semiconductor device is protected from ambient circumstances.

In the above semiconductor device employing lead frame, however, the surface of the inner lead 3 is smooth so that the stress due to the difference between the thermal expansion coefficient of the inner lead 3 and that of the sealing resin 8 may cause slippage and lift off. Lift off allows invasion of moisture from outside which would make the device less moisture proof and less reliable.

Fig.5 shows a portion 3a of an improved inner lead 3 with a curve 9a and a notch 9b, which may overcome the above problem. Curves 9a and notches 9b are engaged with sealing resin 8 to improve adhesion strength between inner leads 3 and sealing resin 8 and avoid slippage at the adhering part between them.

However making curves 9a and notches 9b requires complex equipments for manufacturing lead frames such as press dies, which will increase implementation difficulty and increase manufacturing cost. So the invention provides a lead frame for a resin sealed semiconductor device characterized in that a surface 10 in contact with a sealing resin 8 is roughly processed. (See Fig.2.)